デュアル160 MHz レール to レール・オペアンプ

AD8042

特長

シングル・タイプのAD8041とクワッド・タイプのAD8044も供給中
＋3 V、＋5 Vおよび±5 V電源で仕様を規定
両電源電位の30 mV内まで信号を出力可能
入力電圧範囲がGNDから200 mV下まで拡張
入力が電源より0.5 V以上になっても位相反転無し
低消費電力（5.2 mA/アンプ）
＋5 Vでも高速動作および高速セトリング
　－3 dB帯域幅が160 MHz（G＝＋1）
　200 V/μsのスルーレート
　0.1%まで39 nsのセトリング時間
優れたビデオ特性（R_L＝150Ω、G＝＋2）
　14 MHzまで0.1 dBのゲイン平坦性
　0.02%の微分ゲイン誤差
　0.04°の微分位相誤差
低歪み
　最悪値－64 dBc（高調波：@10 MHz）
電源から0.5 Vまで50 mAで駆動

アプリケーション

ビデオ・スイッチ
分配用のアンプ
A/Dコンバータ・ドライバ
放送局用カメラ
CCD画像システム
超音波装置（マルチチャンネル）

概要

AD8042は、＋3 V、＋5 Vおよび±5 Vで動作するように設計された低消費電力電圧帰還型の高速オペアンプです。単電源で動作し、入力電圧範囲は負電源電位より200 mV下から正電源の1 V下まで拡張されています。

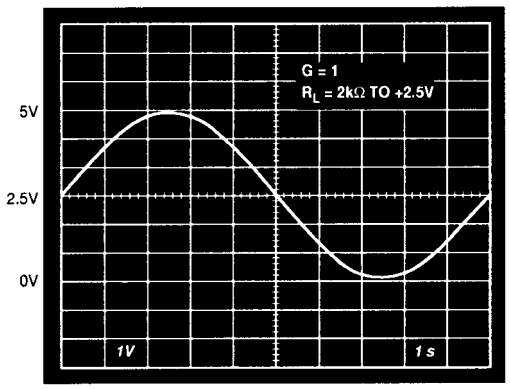
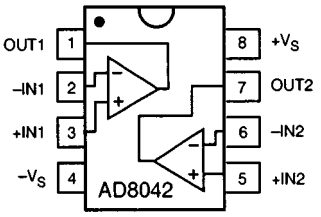


図1.　出力振幅：ゲイン＝－1、V_S＝＋5 V

接続図

8ピン・プラスチック・ミニDIPおよびSOIC



出力電圧振幅は、両電源から50 mV以内まで拡張されています。これにより、大きな出力ダイナミック範囲を得ています。さらに14 MHzまで0.1 dBのゲイン平坦性を備え、＋5 V単電源で0.04%と0.06°の微分ゲイン誤差と微分位相誤差も備えています。したがって、AD8042はカメラ、ビデオ・スイッチ等の放送局用のビデオ機器、または高速携帯装置に理想的な製品です。またAD8042の低歪み特性と高速セトリング特性は、高速A／Dコンバータのバッファ処理に最適です。

AD8042の消費電流は、12 mA（max）です。また＋3.3 V単電源で動作できます。したがって、実装面積と消費電力が非常に重要な携帯型の電池駆動装置に理想的な製品といえます。

さらにAD8042は、＋5 V単電源で160 MHzの広い帯域幅と200 V/μsのスルーレートを備えていますので、最高±6 Vのデュアル電源および＋3 Vから＋12 Vまでの単電源を使用する高速システムに最適です。AD8042のパッケージは、8ピン・プラスチックDIPおよびSOICです。

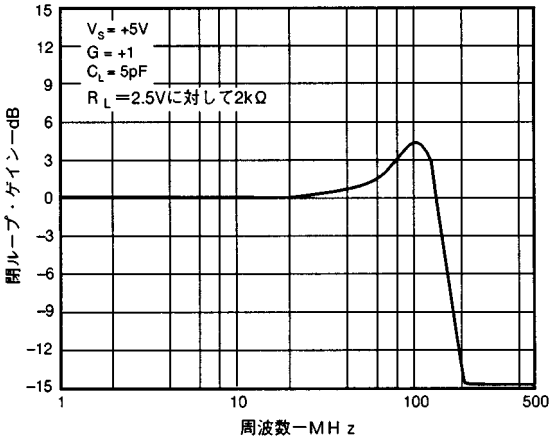


図2.　周波数応答

アナログ・デバイセズ社が提供する情報は正確で信頼できるものを期していますが、当社はその情報の利用、また利用したことにより引き起こされる第3者の特許または権利の侵害に関して一切の責任を負いません。さらにアナログ・デバイセズ社の特許または特許の権利の使用を許諾するものでもありません。

REV.0

アナログ・デバイセズ株式会社

本　　社／東京都港区海岸１－１６－１　電話03（5402）8200　〒105－6891
　　ニューピア竹芝サウスタワービル
大阪営業所／大阪市淀川区宮原３－５－３６　電話06（6350）6868㈹　〒532－0003
　　新大阪第２森ビル

AD8042—仕様

(特に指定のない限り@T_A＝＋25℃、V_S＝＋5 V；R_L＝2 kΩに対して2.5 V)

パラメータ	条件	AD8042 Min	AD8042 Typ	AD8042 Max	単位
ダイナミック性能					
−3dB小信号帯域幅、V_O＜0.5Vp−p	G＝＋1	125	160		MHz
0.1dB平坦性の帯域幅	G＝＋2、R_L＝150Ω、R_F＝200Ω		14		MHz
スルーレート	G＝−1、V_O＝2 Vステップ	130	200		V/μs
フルパワー応答	V_O＝2 Vp−p		30		MHz
1%までのセトリング時間	G＝−1、V_O＝2 Vステップ		26		ns
0.1%までのセトリング時間			39		ns
ノイズ／高調波性能					
全高調波歪み	f_C＝5 MHz、V_O＝2 Vp−p、G＝＋2、R_L＝1 kΩ		−73		dB
入力電圧ノイズ	f＝10 kHz		15		nV/√Hz
入力電流ノイズ	f＝10 kHz		700		fA/√Hz
微分ゲイン誤差(NTSC、100 IRE)	G＝＋2、R_L＝150Ωに対して2.5 V		0.04	0.06	%
	G＝＋2、R_L＝75Ωに対して2.5 V		0.04		%
微分位相誤差(NTSC、100 IRE)	G＝＋2、R_L＝150Ωに対して2.5 V		0.06	0.12	Degrees
	G＝＋2、R_L＝75Ωに対して2.5 V		0.24		Degrees
クロストーク(最悪値)	f＝5 MHz、R_L＝150Ωに対して2.5 V		−63		dB
DC性能					
入力オフセット電圧			3	9	mV
	T_{MIN}−T_{MAX}			12	mV
オフセット・ドリフト			12		μV/℃
入力バイアス電流			1.2	3.2	μA
	T_{MIN}−T_{MAX}			4.8	μA
入力オフセット電流			0.2	0.5	μA
オープンループ・ゲイン	R_L＝1 kΩ	90	100		dB
	T_{MIN}−T_{MAX}		90		dB
入力特性					
入力抵抗			300		kΩ
入力容量			1.5		pF
入力同相電圧範囲			−0.2～4		V
同相除去比	V_{CM}＝0 V～3.5 V	68	74		dB
出力特性					
出力電圧振幅	R_L＝10 kΩに対して2.5 V		0.03～4.97		V
	R_L＝1 kΩに対して2.5 V	0.10～4.9	0.05～4.95		V
	R_L＝50Ωに対して2.5 V	0.4～4.4	0.36～4.45		V
出力電流	T_{MIN}～T_{MAX}、V_{OUT}＝0.5 V～4.5 V		50		mA
短絡回路電流	ソース		90		mA
	シンク		100		mA
容量負荷ドライブ	G＝＋1		20		pF
電源					
動作範囲		3		12	V
無負荷時電源電流(アンプ毎に)			5.2	6	mA
電源変動除去比	V_S^-＝0 V～−1 V、またはV_S^+＝＋5 V～＋6 V	72	80		dB
動作温度範囲		−40		＋85	℃

仕様は予告なしに変更する場合があります。

仕様（特に指定のない限り@T_A＝＋25℃、V_S＝＋3 V；R_L＝2 kΩに対して1.5 V）

パラメータ	条件	AD8042 Min	AD8042 Typ	AD8042 Max	単位
ダイナミック性能					
−3dB小信号帯域幅、V_O＜0.5Vp−p	G＝＋1	120	140		MHz
0.1dB平坦性の帯域幅	G＝＋2、R_L＝150Ω、R_F＝200Ω		11		MHz
スルーレート	G＝−1、V_O＝2 Vステップ	120	170		V/μs
フルパワー応答	V_O＝2 Vp−p		25		MHz
1%までのセトリング時間	G＝−1、V_O＝1 Vステップ		30		ns
0.1%までのセトリング時間			45		ns
ノイズ／高調波性能					
全高調波歪み	f_C＝5 MHz、V_O＝2 Vp−p、G＝−1、R_L＝100Ω		−56		dB
入力電圧ノイズ	f＝10 kHz		16		nV/√Hz
入力電流ノイズ	f＝10 kHz		500		fA/√Hz
微分ゲイン誤差（NTSC、100 IRE）	G＝＋2、R_L＝150 Ωに対して1.5 V、入力V_{CM}＝1 V		0.10		%
	R_L＝75Ωに対して1.5 V、入力V_{CM}＝1 V		0.10		%
微分位相誤差（NTSC、100 IRE）	G＝＋2、R_L＝150Ωに対して1.5 V、入力V_{CM}＝1 V		0.12		Degrees
	R_L＝75Ωに対して1.5 V、入力V_{CM}＝1 V		0.27		Degrees
クロストーク（最悪値）	f＝5 MHz、R_L＝1 kΩに対して1.5 V		−68		dB
DC性能					
入力オフセット電圧			3	9	mV
	T_{MIN}−T_{MAX}			12	mV
オフセット・ドリフト			12		μV/℃
入力バイアス電流			1.2	3.2	μA
	T_{MIN}−T_{MAX}			4.8	μA
入力オフセット電流			0.2	0.6	μA
オープンループ・ゲイン	R_L＝1 kΩ	90	100		dB
	T_{MIN}−T_{MAX}		90		dB
入力特性					
入力抵抗			300		kΩ
入力容量			1.5		pF
入力同相電圧範囲			−0.2 ～ 2		V
同相除去比	V_{CM}＝0 V ～ 1.5 V	66	74		dB
出力特性					
出力電圧振幅	R_L＝10 kΩに対して1.5 V		0.03 ～ 2.97		V
	R_L＝1 kΩに対して1.5 V	0.1 ～ 2.9	0.05 ～ 2.95		V
	R_L＝50Ωに対して1.5 V	0.3 ～ 2.6	0.25 ～ 2.65		V
出力電流	T_{MIN}～T_{MAX}、V_{OUT}＝0.5 V ～ 2.5 V		50		mA
短絡回路電流	ソース		50		mA
	シンク		70		mA
容量負荷ドライブ	G＝＋1		17		pF
電源					
動作範囲		3		12	V
無負荷時電源電流（アンプ毎に）			5.0	6	mA
電源変動除去比	V_S^-＝0 V ～ −1 V、またはV_S^+＝＋3 V ～ ＋4 V	68	80		dB
動作温度範囲		0		＋70	℃

仕様は予告なしに変更する場合があります。

AD8042—仕様

(特に指定のない限り@T_A＝＋25℃、V_S＝±5 V；R_L＝2 kΩに対して0 V)

パラメータ	条件	AD8042 Min	AD8042 Typ	AD8042 Max	単位
ダイナミック性能					
−3dB小信号帯域幅、V_O＜0.5Vp−p	G＝＋1	125	170		MHz
0.1dB平坦性の帯域幅	G＝＋2、R_L＝150Ω、R_F＝200Ω		18		MHz
スルーレート	G＝−1、V_O＝2 Vステップ	145	225		V/μs
フルパワー応答	V_O＝2 Vp−p		35		MHz
1%までのセトリング時間	G＝−1、V_O＝2 Vステップ		22		ns
0.1%までのセトリング時間			32		ns
ノイズ／高調波性能					
全高調波歪み	f_C＝5 MHz、V_O＝2 Vp−p、G＝＋2、R_L＝1 kΩ		−78		dB
入力電圧ノイズ	f＝10 kHz		15		nV/√Hz
入力電流ノイズ	f＝10 kHz		700		fA/√Hz
微分ゲイン誤差(NTSC、100 IRE)	G＝＋2、R_L＝150Ω		0.02	0.05	%
	G＝＋2、R_L＝75Ω		0.02		%
微分位相誤差(NTSC、100 IRE)	G＝＋2、R_L＝150Ω		0.04	0.10	Degrees
	G＝＋2、R_L＝75Ω		0.12		Degrees
クロストーク(最悪値)	f＝5 MHz、R_L＝150Ω		−63		dB
DC性能					
入力オフセット電圧			3	9.8	mV
	T_{MIN}−T_{MAX}			14	mV
オフセット・ドリフト			12		μV/℃
入力バイアス電流			1.2	3.2	μA
	T_{MIN}−T_{MAX}			4.8	μA
入力オフセット電流			0.2	0.6	μA
オープンループ・ゲイン	R_L＝1 kΩ	90	94		dB
	T_{MIN}−T_{MAX}		86		dB
入力特性					
入力抵抗			300		kΩ
入力容量			1.5		pF
入力同相電圧範囲			−5.2～4		V
同相除去比	V_{CM}＝−5 V～3.5 V	66	74		dB
出力特性					
出力電圧振幅	R_L＝10 kΩ		−4.97～＋4.97		V
	R_L＝1 kΩ	−4.8～＋4.8	−4.9～＋4.9		V
	R_L＝50Ω	−4～＋3.2	−4.2～＋3.5		V
出力電流	T_{MIN}～T_{MAX}、V_{OUT}＝−4.5 V～4.5 V		50		mA
短絡回路電流	ソース		100		mA
	シンク		100		mA
容量負荷ドライブ	G＝＋1		25		pF
電源					
動作範囲		3		12	V
無負荷時電源電流(アンプ毎に)			6	7	mA
電源変動除去比	V_S^-＝−5 V～−6 V、またはV_S^+＝＋5 V～＋6 V	68	80		dB
動作温度範囲		−40		＋85	℃

仕様は予告なしに変更する場合があります。

絶対最大定格1

電源電圧 …… ＋12.6 V
内部消費電力2
　プラスチック・パッケージ（N） …… 1.3 W
　SOパッケージ（R） …… 0.9 W
入力電圧（同相） …… $\pm V_S \pm 0.5$ V
差動入力電圧 …… ±3.4 V
出力短絡回路期間 …… 電力ディレーティング曲線を参照
保管温度範囲（N, R） …… －65℃～＋125℃
リード温度範囲（ハンダ付け、10秒） …… ＋300℃

注
1 “絶対最大定格”を超えるストレスはデバイスに永久破壊をもたらすことがあります。この定格はデバイスの単なるストレスの度合いであり、基本的な動作あるいは動作の項に示す他の条件においてこの定格は考慮されていません。デバイスをある項目についての絶対最大定格の状態に長時間さらすとデバイスの信頼性に影響を与えます。
2 仕様は空冷の無い状態；
8ピン・プラスチック・パッケーシ：θ_{JA}＝90℃/W
8ピンSOICパッケージ：θ_{JA}＝160℃/W

オーダー・ガイド

モデル	電源電圧	温度範囲	パッケージ・オプション
AD8042AN	＋5 V、±5 V	－40℃～＋85℃	8ピン・プラスチックDIP
AD8042AN	＋3 V	0℃～＋70℃	8ピン・プラスチックDIP
AD8042AR	＋5 V、±5 V	－40℃～＋85℃	8ピン・プラスチックSOIC
AD8042AR	＋3 V	0℃～＋70℃	8ピン・プラスチックSOIC
AD8042AR-REEL			SOICリール

最大消費電力

AD8042が安全に消費できる最大電力は、接合温度の制約を受けます。プラスチックに実装されたデバイスの最大安全接合温度は、プラスチックの融点温度によって決まります。これは約＋150℃てす。この限度を一時的に超えた場合、パッケージ内のチップ上に掛かるストレスの変動によってパラメトリック性能が変化します。またかなり長い時間接合温度が＋175℃を超えた場合、デバイスの機能が損なわれます。

AD8042は、内部で短絡回路保護を施していますが、これだけではすべての条件下で最大接合温度（＋150℃）を超えない保証となりません。適切に動作させるために、最大電力ディレーティング曲線を参照する必要があります。

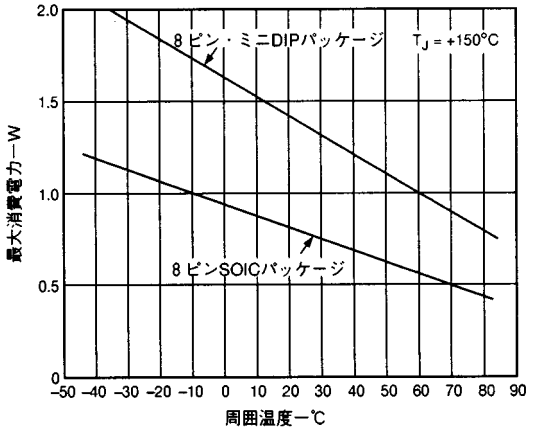


図3. 最大消費電力の温度特性
（電力ディレーティング曲線）

注意
ESD（静電放電）の影響を受けやすいデバイスです。4000 Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることもあります。このAD8042には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電にさらされたデバイスには回復不能な損傷が残ることもあります。したがって、性能低下や機能喪失を避けるために、適切なESD予防措置をとるようお奨めします。

AD8042—代表的特性

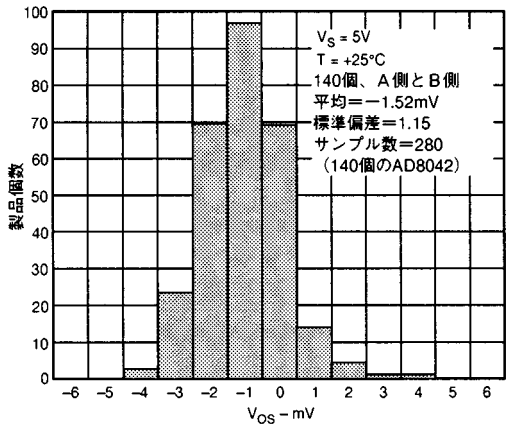


図4. V_{OS}の代表的分布

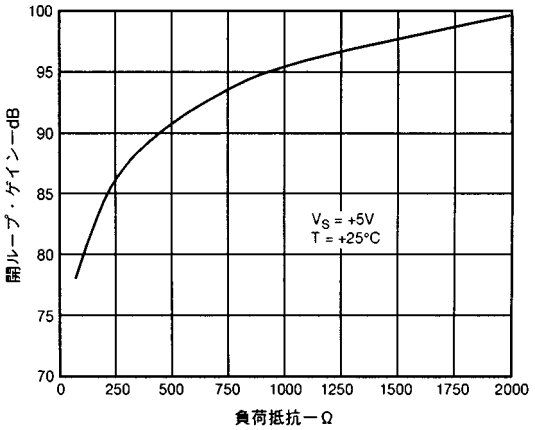


図7. オープンループ・ゲインとR_L（+2.5 Vに対して）

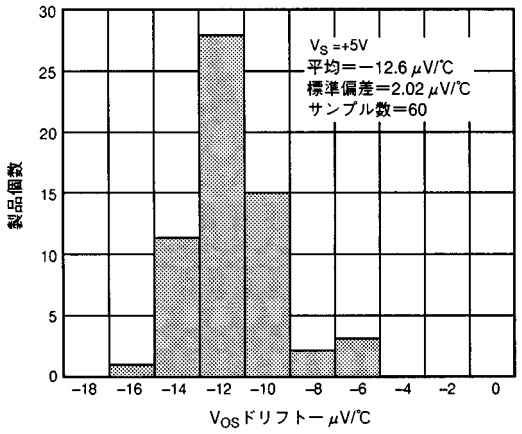


図5. −40℃から+85℃の範囲のV_{OS}ドリフト

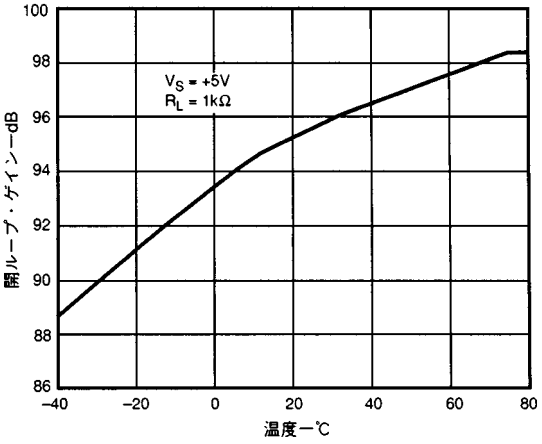


図8. オープンループ・ゲインの温度特性

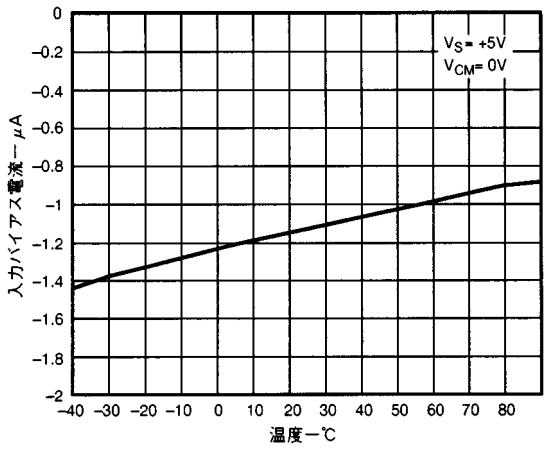


図6. I_Bの温度特性

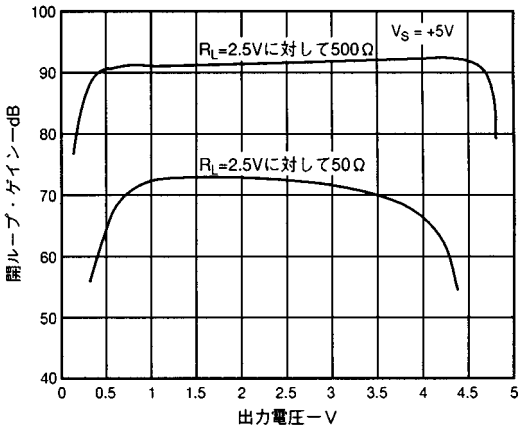


図9. オープンループ・ゲインと出力電圧

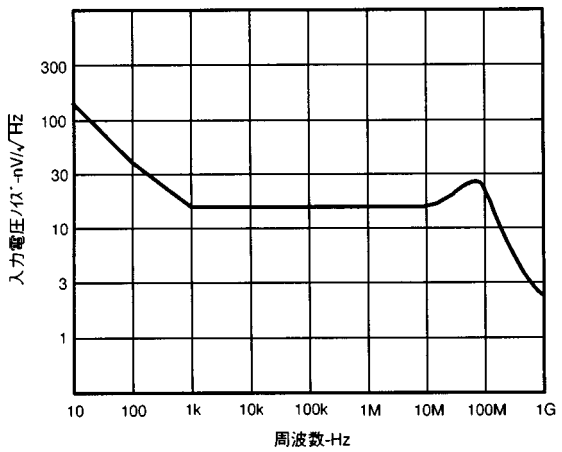


図10. 入力電圧ノイズの周波数特性

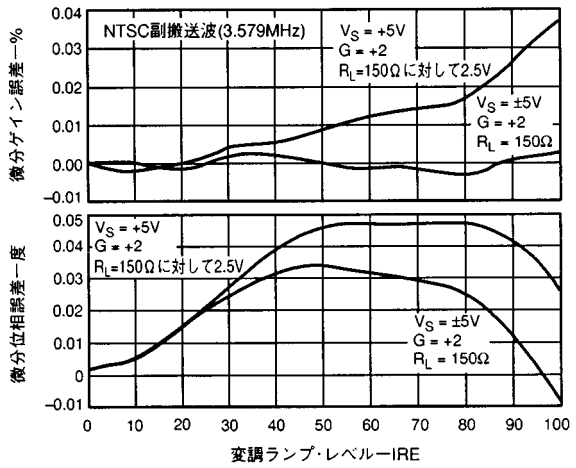


図13. 微分ゲイン誤差と微分位相誤差

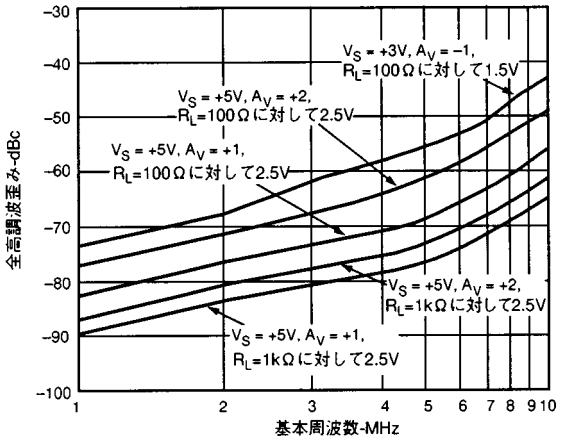


図11. 全高調波歪み

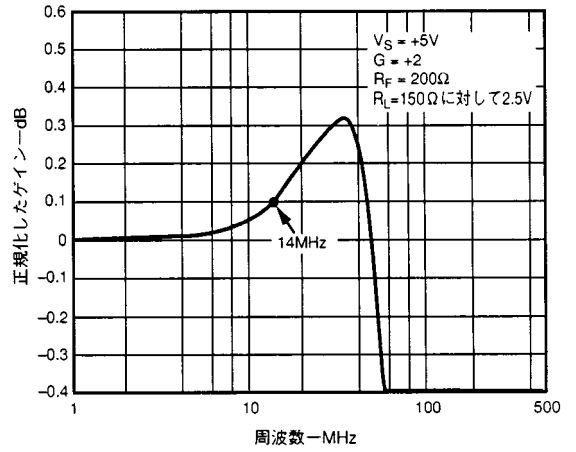


図14. 0.1 dBゲイン平坦性

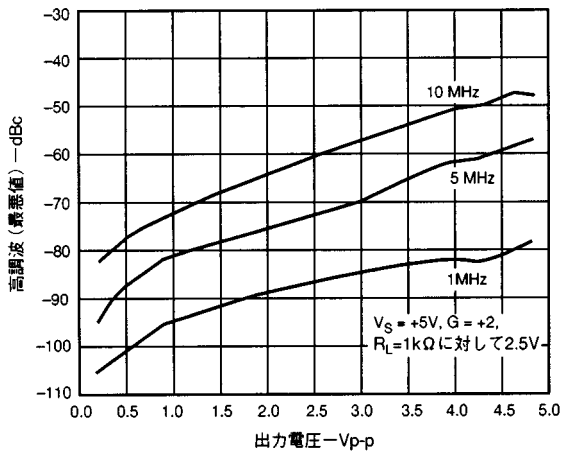


図12. 高調波（最悪値）と出力電圧

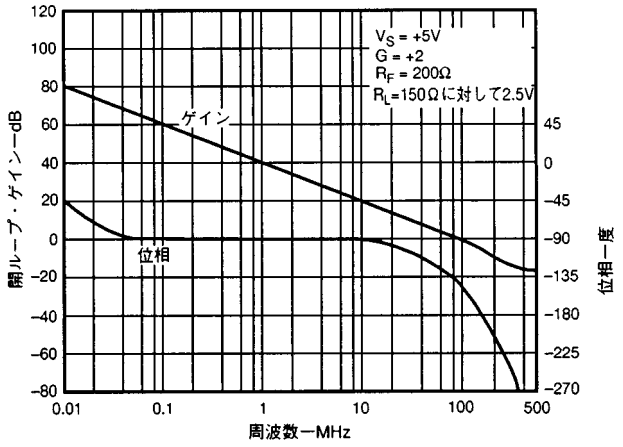


図15. オープンループ・ゲインと位相の周波数特性

AD8042—代表的特性

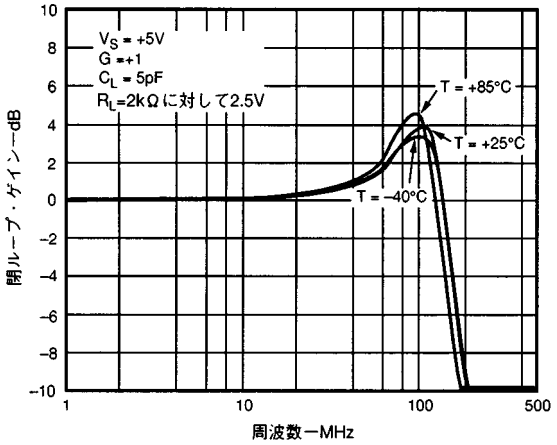


図16. クローズドループ周波数特性と温度

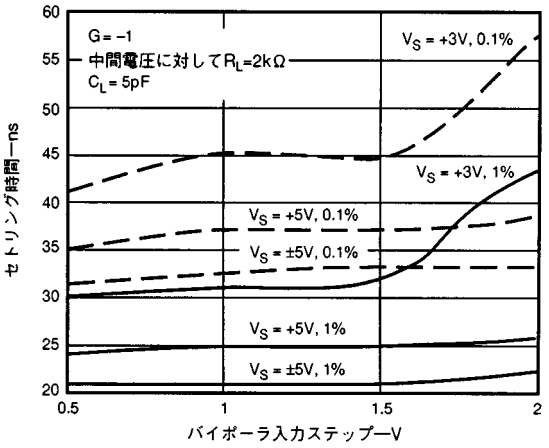


図19. セトリング時間

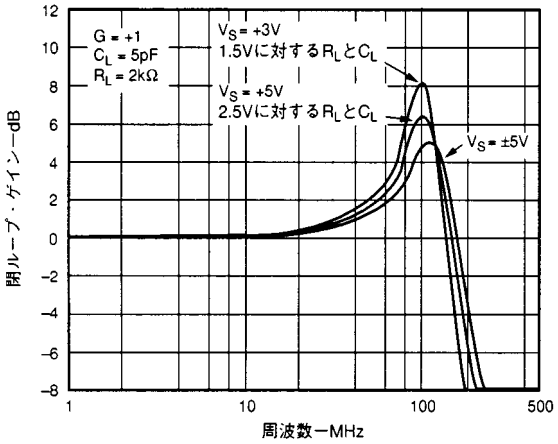


図17. クローズドループ周波数特性と電源

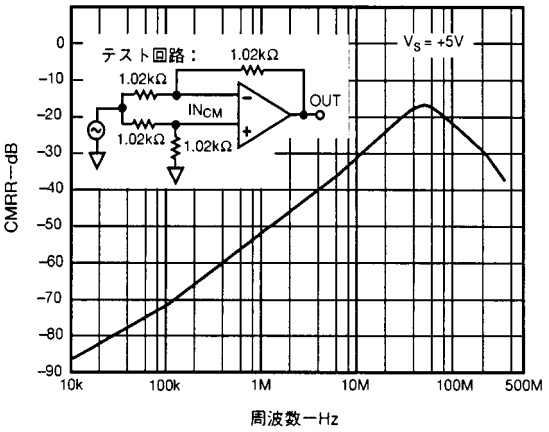


図20. CMRRの周波数特性

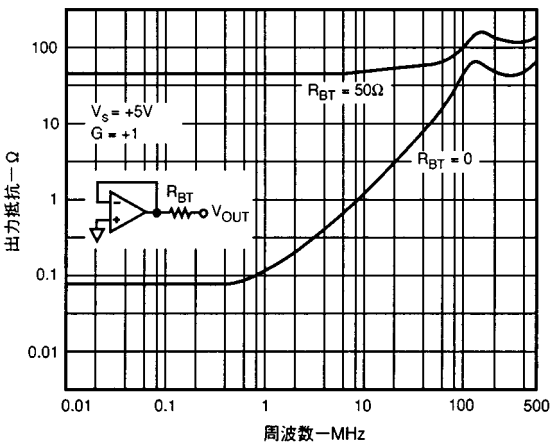


図18. 出力抵抗の周波数特性

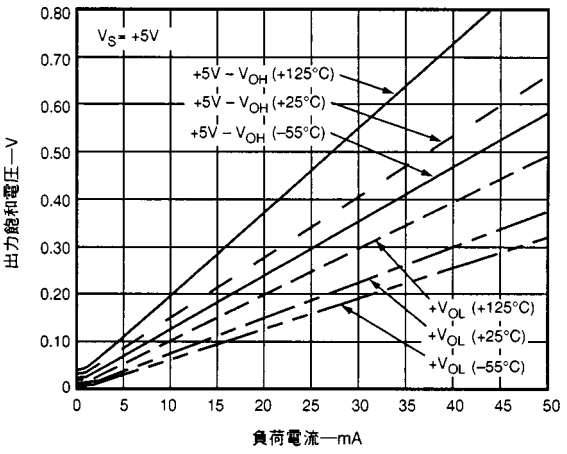


図21. 出力飽和電圧と負荷電流

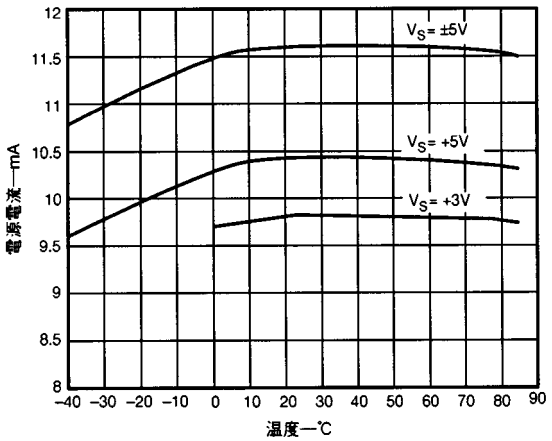


図22. 電源電流の温度特性

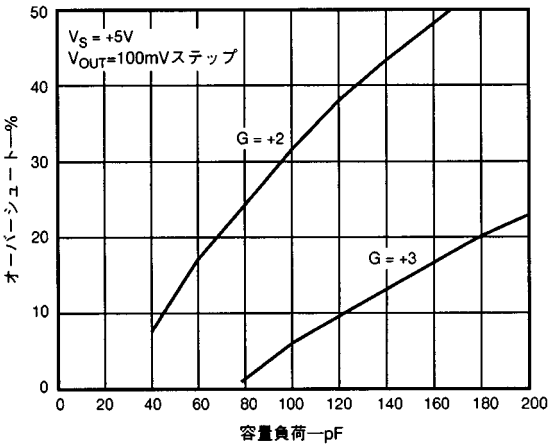


図25. オーバーシュート（%）と容量負荷

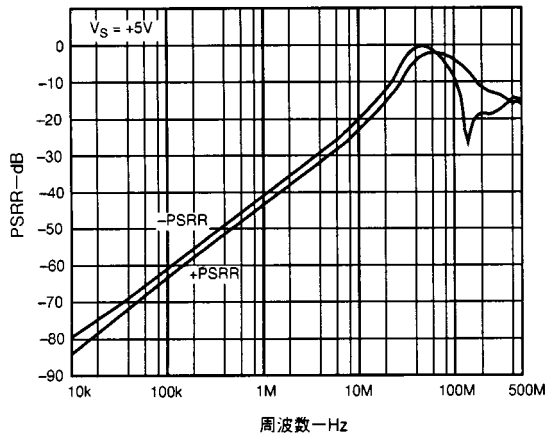


図23. PSRRの周波数特性

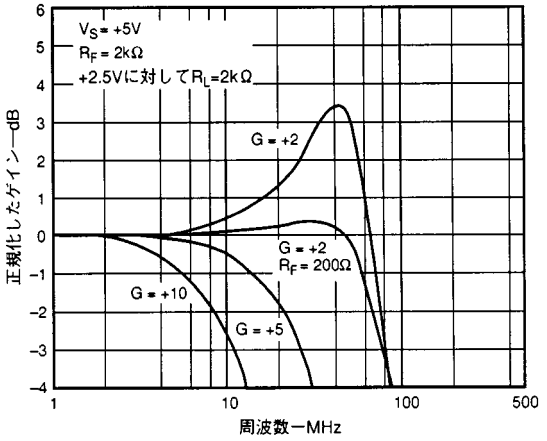


図26. 周波数特性とクローズドループ・ゲイン

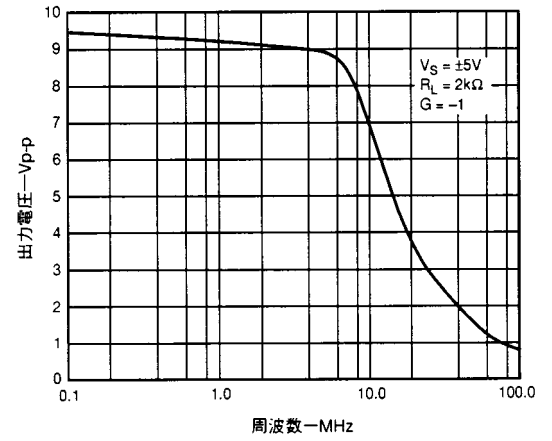


図24. 出力電圧振幅の周波数特性

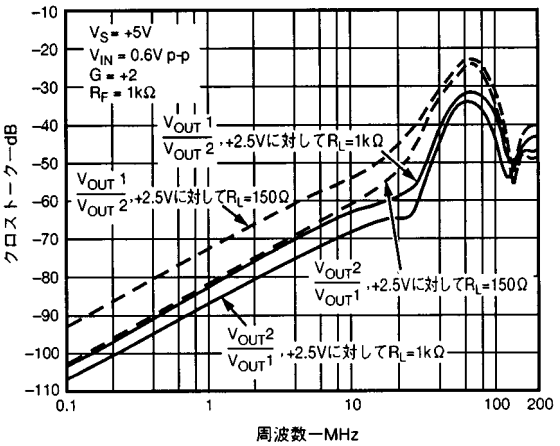


図27. クロストーク（出力間）の周波数特性

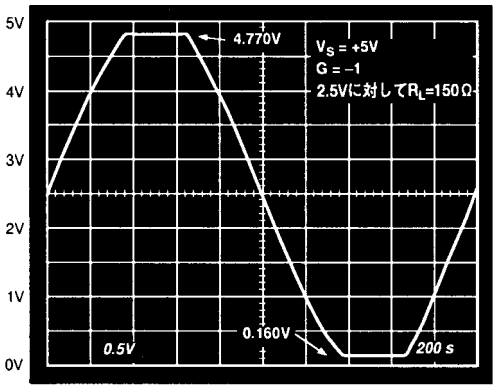


図28a.　電源電圧の中間点に対する出力振幅と負荷リファレンス電圧

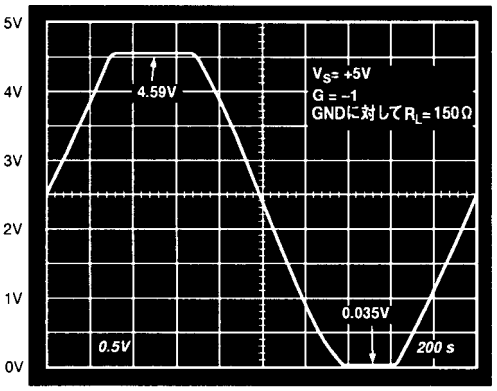


図28b.　負の電源電圧に対する出力振幅と負荷リファレンス電圧

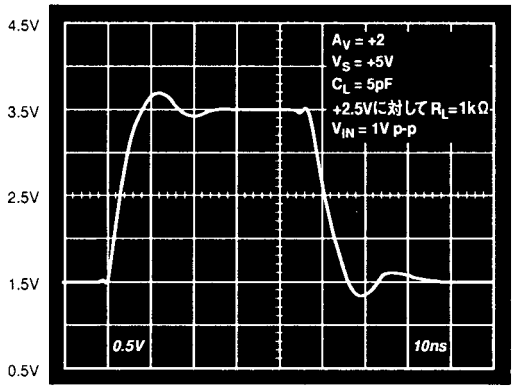


図29.　1Vステップ・パルス応答、V_S＝＋5 V

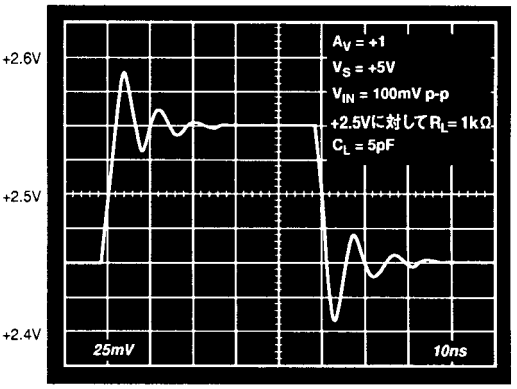


図30.　100 mVステップ・パルス応答、V_S＝＋5 V

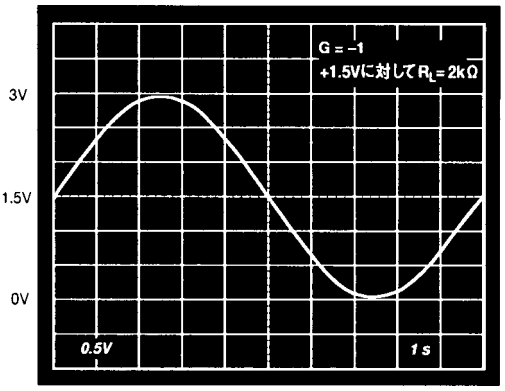


図31.　レールtoレール出力振幅特性、V_S＝＋3 V

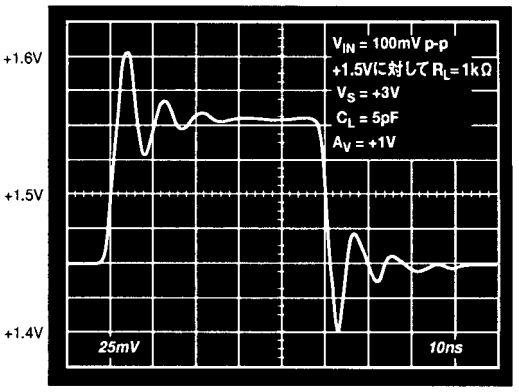


図32.　100 mVステップ・パルス応答、V_S＝＋3 V

オーバードライブからの回復

出力範囲または入力範囲が限度を超えたときに、オペアンプはオーバードライブ状態になります。オペアンプは、このオーバードライブ状態から回復しなければなりません。図33に示すように、AD8042は負のオーバードライブから30 ns未満で回復します。また正のオーバードライブから25 ns未満で回復します。

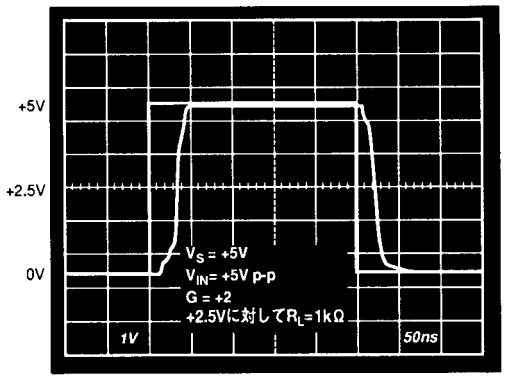


図33. オーバードライブからの回復

回路の説明

AD8042は、アナログ・デバイセズ社独自のXFCBプロセスで製造されました。このプロセスによって、PNPトランジスタとNPNトランジスタのf_Tを同じ2 GHz～4 GHz領域にできます。またこのプロセスは、寄生容量と接合面の絶縁によって生じるラッチアップの問題を抑えるために電気的に絶縁されています。この特性により、低消費電流ながら低歪みの性能を持つ高周波数アンプを作成できました。また帯域幅を高め、余裕度を上げるために、入力段を差動出力にしています（図34を参照）。この1段目の出力（ノードS1P、S1N）上での信号振幅を小さくすることによって、接合容量による非直線的な特性を持つ電流の影響を抑え、歪みに対する性能も改善しています。これによって、高調波歪み性能は－85 dBを超えます（5 V単電源、@1MHz、V_{OUT}＝2 Vp－p、ゲイン＝＋2、負荷100Ω）。

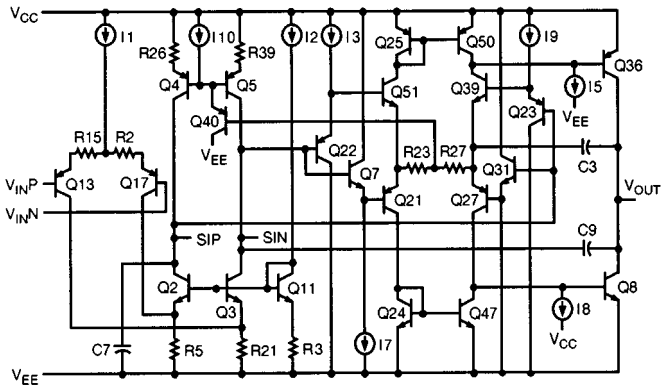


図34. AD8042の簡略化した回路図

コンプリメンタリ・コモン・エミッタ構造の出力段によって、AD8042のレイルtoレイル出力特性が可能になります。また出力デバイスQ8とQ36のベースにすべての出力段ドライバ電流を流し込んでいますので、大きな出力駆動性能を得ています。さらに同相フィードバック・ループ（図示していません）と共に、I8とI5によってQ8とQ36のバイアス処理を行っています。AD8042のこの回路で、出力は電源の0.5 V以内まで50 mAの電流を駆動できます。

またこのデバイスの入力段は、負電源の0.2 V下から正電源の＋1.2 V下までの電圧を扱うことができます。この値を超えても位相反転は起こりません。しかし入力電圧が電源より0.5 V以上になると、入力ESD回路が動作し始めます。

容量負荷を駆動

負荷と直列に小さな値の抵抗を付け加えることによって、AD8042の容量負荷駆動能力を高めることができます。図35は、直列抵抗による容量負荷駆動能力の変化を示したものです。この負荷駆動能力は、電圧ゲインによっても変化します。クローズドループ・ゲインを大きくした場合、大きな容量負荷を駆動できますし、またより位相余裕度も高くなりますので、オーバーシュートも小さくなります。クローズドループ・ゲインが小さい場合、直列抵抗を付け加えることによってより大きな容量負荷を駆動できます。さらに大きな容量負荷を駆動する場合、このアンプの周波数特性は直列抵抗と容量負荷によるロールオフで決まります。

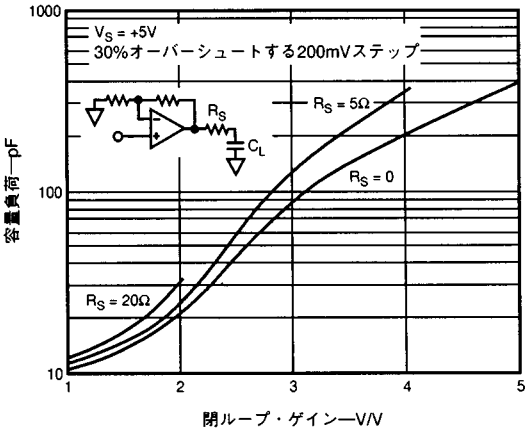


図35. 容量負荷駆動能力とクローズドループ・ゲイン

単電源コンポジット・ビデオ・ライン・ドライバ

AD8402の2個のオペアンプを使用して、コンポジット・ビデオ信号の単電源デュアル・ライン・ドライバを構成できます。AD8402は幅広い信号出力機能を備えていますので、信号を歪ませるクランプ回路やDC再生回路を使わずにこのライン・ドライバ機能を実現できます。

図36は、このライン・ドライバの回路図です。コンポジット・ビデオ入力信号はACカップリングされ、またレベル・シフトされています。そして2個のアンプの＋入力に接続しています。アンプはそれぞれ75Ωで終端され、コンポジット・ビデオ信号を出力しています。また単電源で動作させるために、ACカップリング処理をしています。ビデオ信号の持つ低い周波数成分の信号（30 Hz）を歪ませないために、大きな値のコンデンサを使用しなければなりません。そしてこの図の回路の微分ゲインと微分位相性能は、それぞれ0.06%と0.06 °です。

入力は75Ωで終端され、入力にDCバイアス点を提供する電圧分周回路に対してC_{IN}を通じてACカップリングされます。最適なバイアス点を設定するには、コンポジット・ビデオ信号とAD8041のビデオ信号について理解する必要があります。

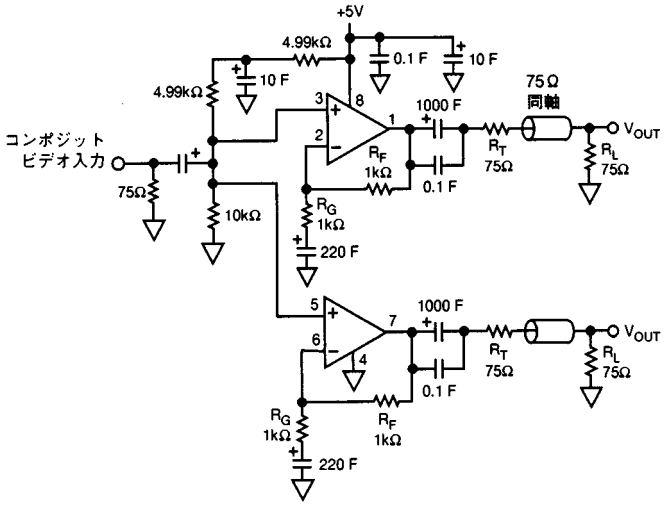


図36. AD8042を使用した単電源コンポジット・ビデオ・ライン・ドライバ

デューティ比が変化し、ピークからピークまで制限されている信号は、ACカップリング後の最大振幅より大きなダイナミック振幅駆動能力が必要です。最悪の場合で、最大振幅の2倍のダイナミック振幅駆動能力が必要となります。これらはデューティ比が小さなときと逆に大きいとき重要です。

コンポジット・ビデオ信号の場合、上記の2点に関しては余り大きな問題となりません。1番目の問題は、フレーム信号のほとんどがブラックで、1点がホワイト（最大輝度）のときに生じるものだからです。

2番目の問題も、すべてホワイトのときに生じるものだからです。このような信号のブランク間とsync部は、コンポジット・ビデオ信号に応じて、負の部分を持ちます。水平ブランク部と垂直ブランク部の間隔によって、信号の最大レベル（ホワイト）は最高75%しかなりません。

したがって、オペアンプが歪み無しで任意のデューティ比のコンポジット・ビデオ信号をパスさせるには、ゲイン2で乗じた1 Vp−pのコンポジット・ビデオ信号の場合で約3.2 Vp−pのダイナミック電圧振幅能力が必要です。

ダイナミック信号振幅を小さくするために、ACカップリングとsync部のクランプを使用してsync部を比較的一定なレベルにしている回路もあります。しかしこのような回路では、非常に小さな出力インピーダンスのソースで駆動しない限り、sync部が圧縮される等の影響があります。

AD8042は、sync部のクランプ回路を使用しなくとも、優れたダイナミック信号振幅駆動能力を発揮します。さらにACカップリング構成で信号をバッファしたときの微分ゲイン特性や微分位相特性のように、優れたビデオ性能を示します。

このことをチェックするために、電源を変化させて、AD8042の微分ゲインと微分位相を測定します。低い方の電源電圧をビデオ信号に近づけるように上げると、微分ゲインと微分位相が影響を受ける前に、sync部が圧縮されることが分かります。つまりsync部が圧縮されないために、負の方向の領域は適切な振幅を持たなければなりません。

また高い方の電源電圧をビデオ信号に近づけるように下げる場合、ピーク・ビデオ出力と電源の差が0.6 V未満になると、微分ゲインと微分位相が大きな影響を受けます。つまりビデオ・レベルの最大値は、正電源電位の0.6 V未満になるようにします。

上記のことを考慮すると、非反転入力にバイアスをかける最適なポイントは2.2 V DCということが分かります。このポイントで動作させた場合、微分ゲインの最悪値は0.06%です。また微分位相の最悪値は、0.06 ° です。

この回路で使用するACカップリング用のコンデンサの値は大きなものです。またコンポジット・ビデオ信号は、30 Hzの周波数帯域エッジ（低い方）があります。このACカップリング点の抵抗成分（特に出力上）は、非常に小さなものです。位相シフトを抑えるために、大きな値のコンデンサが必要です。最高の品質を要求されないビデオ・システムでは、このコンデンサの値を1／5にすることができます。値を換えても、画質に大きな影響は現れません。

シングルエンド－差動ドライバ

AD8042を使用してクロス・カップリング方式のシングルエンド－差動変換回路を構成すると、優れた汎用差動ライン・ドライバになります。これを建築物内のデータ通信によく利用されるようになっているカテゴリ5のツイスト線を駆動する応用に使用できます。図37は、この機能を実行する回路を示しています。この回路と差動ラインを使用して、ビデオ通信や多種多様なデータ通信を行うことができます。

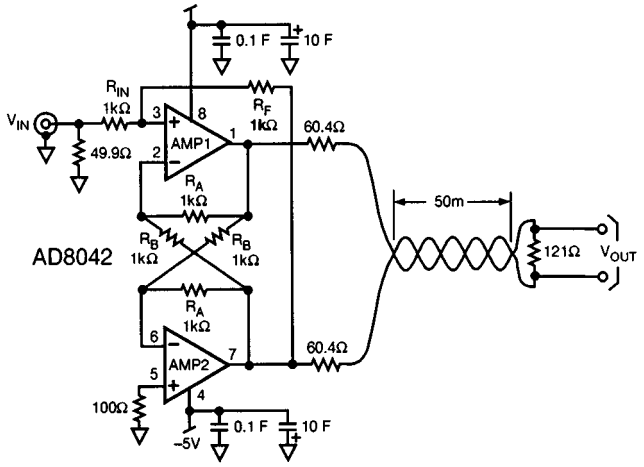


図37. シングルエンド－差動ツイスト・ライン・ドライバ

AD8042の各々のオペアンプは、フィードバック抵抗（R_A）を使用してユニティ・ゲインのフォロワに構成しています。さらにオペアンプの出力はもう1つのオペアンプを駆動しています。これにより2個のR_Bでユニティ・ゲインの反転器を構成し、対称的な回路になっています。

アンプ2の＋入力をグランドに接続し、またアンプ1の＋入力に小さな正電圧の信号を入力した場合、アンプ1の出力は正の方向に飽和します。この動作は、フィードバックの無い従来のオペアンプの動作と同じです。

アンプ2の出力とアンプ1の入力の間に抵抗（R_F）を接続した場合、負帰還のフィードバック・ループになります。また入力抵抗（R_I）によって、この回路は通常の差動出力を備えたオペアンプ反転構成のようになります。入力から出力までのこの回路のゲインは、$\pm R_F/R_I$です。あるいはシングルエンド－差動ゲインは、$2\times R_F/R_I$です。つまりこの回路は、1個の抵抗を変えることでゲインを調整できます。

ケーブルは、約120Ωのインピーダンスを備えています。したがって信号源が120Ωであるように、ドライバ出力を一対の60.4Ωの抵抗で終端します。また受信側も121Ωの抵抗で終端します。そして差動信号をオシロスコープの一対のプローブで計測します。オシロスコープ上の1チャンネルを反転し、そして信号を加算します。

図38のオシロスコープ写真は、10 MHz、2 Vp－pの信号を回路に入力し、50 mのツイスト線を駆動した際の出力です。

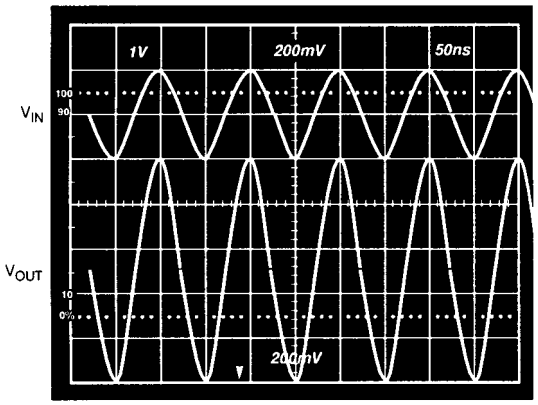


図38.　差動ドライバの周波数特性

単電源差動A／Dドライバ

シングルエンド－差動変換回路は、ビデオ信号等のシングルエンド高速信号を差動入力型のA／Dコンバータに入力する際の差動ドライバにも適しています。図39の回路は、12ビット、10 MSPSのA／Dコンバータ、AD9220を差動に駆動するものです。

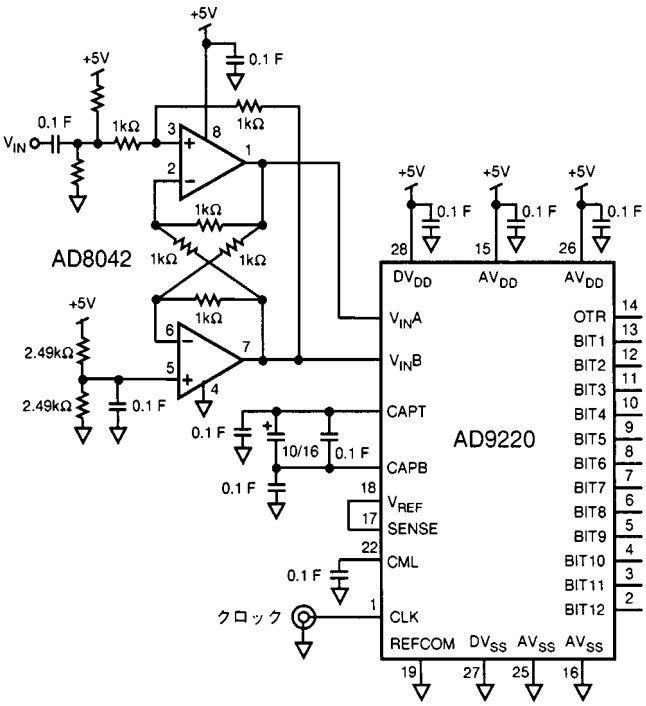


図39.　12ビット、10 MSPSのA／Dコンバータ
AD9220用のAD8042差動ドライバ

この回路を、10 MHzのクロックと1 MHzの信号を入力してテストを行いました。図40は、ディジタル出力のFFT特性です。電圧分周回路によって、ピン5は2.5 Vにバイアスされています。またバイパスされています。これにより、出力は2.5 Vバイアスされます。さらにV_{IN}を、V_{IN}が正の方向に向かったときに$V_{IN}A$が正の方向に、また$V_{IN}B$が負の方向に向かうようにACカップリングします。V_{IN}が負の方向に向かうときは、逆の動作をします。

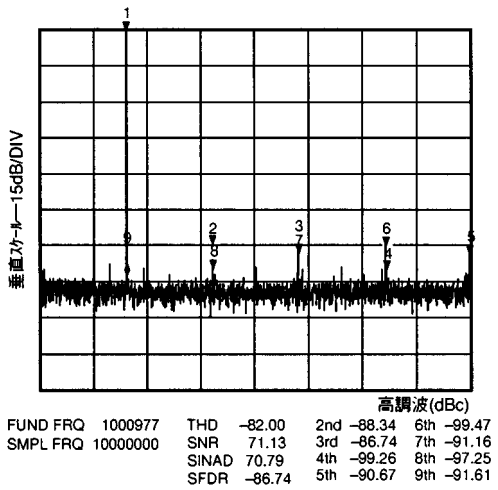


図40.　AD8042でドライブした際のAD9220の出力FFT特性

HDSLライン・ドライバ

HDSL（高ビット－レート・ディジタル・サブスクライバー）ラインは、ある程度の距離を電話回線を通じてDS1レート（1.544 MBPS）でのデータ通信に用いられるようになってきています。このような電話回線システムの利用者の受話器は、概ね電話局の電源から電話回線を通じて電流が供給されています。したがって長い回線ラインあるいは細いゲージ・ラインの電圧降下を補償するために、電源のDC電圧を高める必要がある場合があります。

このため利用者の受話器の消費電力をできる限り少なく抑えることが重要です。この消費電力を抑える手段の1つとして、従来の±12 V電源の代わりに±5 V電源で受話器を動作させることがあります。

AD8042は大きな出力振幅特性と大きな電流駆動能力を持ちますので、この応用に最適な製品です。図41は、AD8042をライン・ドライバとして使用したHDSL受話器のアナログ部の回路です。

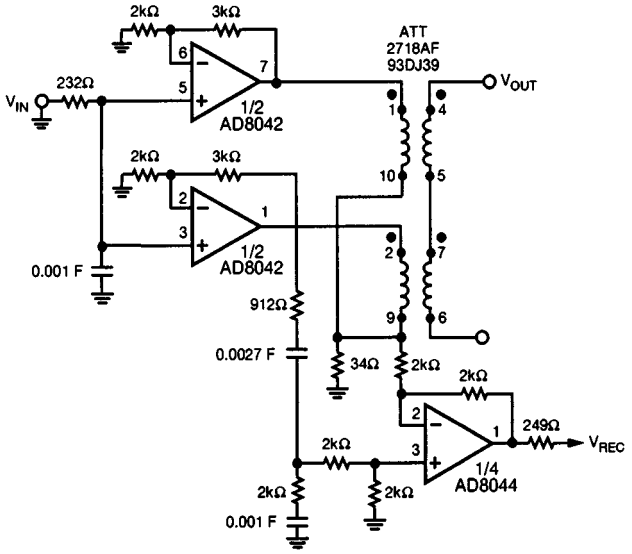


図41. HDSLライン・ドライバ

レイアウト上の考察

AD8042の高速特性を使用する上で、基板レイアウトと部品選択に注意を払うことが重要です。適切なRF設計技術と低い寄生容量の部品を選択することが基本です。

プリント回路基板は、低インピーダンスのグラウンド面を実現するために基板の部品側の使用しない部分はすべてグラウンド面で覆うべきです。また浮遊容量を減らすために、グラウンド面は入力端子から離して下さい。

電源バイパス処理用にチップ・コンデンサを使用して下さい。一方の端子はグラウンド面に接続し、もう一方を各電源端子に接続（3 mm以内）して下さい。また大きな値（4.7 µF～10 µF）のタンタル電解コンデンサを並列に接続して下さい。しかし出力上で大きな信号が高速に変動する場合、電流を供給しなければならないために余り近づけないで下さい。

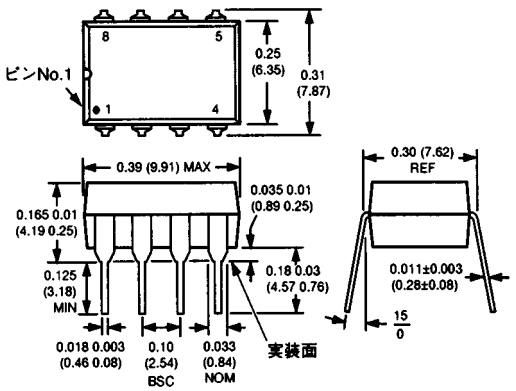
フィードバック抵抗は、反転入力端子上のストレイ容量を抑えるためにこの端子の近くに配置して下さい。反転入力上での容量変動を1 pF内に抑えれば、優れた高速性能を維持できます。

信号ラインが長い時（2.5 cm以上）は、ストリップ・ライン設計技術を使用します。この設計では50Ω～75Ωのインピーダンスを利用し、また各々終端します。

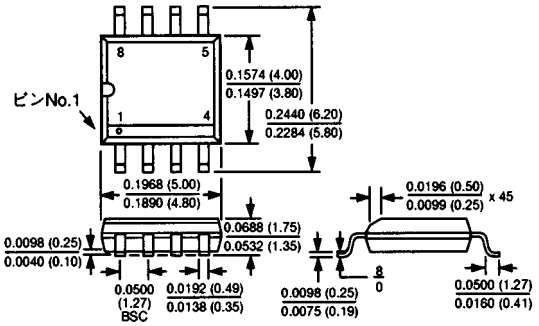
外径寸法

サイズはインチと（mm）で示します。

8ピン・プラスチックDIP
（N-8）



8ピン・プラスチックSOIC
（SO-8）



PRINTED IN JAPAN